

*С.Я. Гільгурт
(Інститут проблем моделювання в енергетиці ім. Г.Є. Пухова
НАН України, Україна)*

Метод швидкої оцінки характеристик апаратних компонентів систем сигнатурного аналізу на базі ПЛІС

Запропоновано підхід та заснований на ньому метод швидкої оцінки апаратних витрат при створенні на базі ПЛІС типу FPGA модулів розпізнавання для сигнатурних систем захисту інформації в комп'ютерних мережах. Розглянуто приклад побудови функцій оцінки апаратних витрат, які є основою методу.

Особливості апаратного прискорення з використанням ПЛІС

У зв'язку з зупиненням частоти універсальних мікропроцесорів програмна реалізація складних обчислювальних задач дедалі гірше відповідає вимогам щодо їх швидкодії. Тому розробники звертаються до апаратних, а саме до рішень на базі програмованих логічних інтегральних схем (ПЛІС), які поєднують в собі продуктивність спеціалізованих процесорів і гнучкість програмного забезпечення [1, 2]. Можливість швидко переконфігурувати ПЛІС надає системам на базі програмованої логіки безпрецедентну гнучкість, дозволяючи підлаштуватися під зовнішні умови. Ця властивість даного класу обчислювальних засобів особливо корисна для застосувань захисту інформації в комп'ютерних системах і мережах, а також в інших галузях, де необхідно в режимі реального часу відшукувати відомі зразки в інтенсивному потоці вхідної інформації, тобто здійснювати сигнатурний аналіз даних.

Одним з головних недоліків використання ПЛІС є складна задача розробки обчислювальних структур, що мають бути синтезовані на кристалі. Використання спеціальних програмних пакетів САПР суттєво покращує ситуацію, але повна процедура синтезу складної цифрової схеми та генерації конфігураційної послідовності (bitstream) для завантаження в ПЛІС вимагає значних часових витрат. При побудові складних систем та пошуку найефективнішого рішення з використанням програмованої логіки дана складність унеможливає використання добре відомого математичного апарату оптимізації, який передбачає багатократне знаходження цільової функції, значення якої в даному випадку залежить від технічних характеристик пристрою, що синтезується, насамперед – від кількості апаратних ресурсів, що потрібні для його побудови.

В даному дослідженні пропонується можливе вирішення цієї проблеми.

Сутність методу швидкої оцінки характеристик апаратних компонентів систем сигнатурного аналізу на базі ПЛІС

Головна ідея, на якій базується підхід, полягає у використанні так званої функції оцінки (ФО), яка у випадку, коли цільова функція має сенс апаратних витрат, для наданої цифрової схеми та функціоналу, що вона має його реалізувати, дозволяє швидко обчислити прогнозований об'єм ресурсів ПЛІС, які потрібні для синтезу даної схеми.

Типовим прикладом складних систем, що потребують апаратного прискорення процесу обробки інтенсивного потоку даних, є мережеві системи виявлення вторгнень сигнатурного типу. Ключовим компонентом таких систем, від вдалої реалізації якого напряму залежить її ефективність, є модуль розпізнавання (MP). Існує багато різних за своєю природою підходів до побудови апаратних схем розпізнавання патернів (що входять до складу сигнатур) [3]. Пошук оптимального технічного рішення для конкретного набору патернів не є тривіальним завданням і потребує розрахунків великої кількості значень технічних характеристик MP. Знаходження цих величин на кожному кроці алгоритму шляхом виконання синтезу цифрової схеми за допомогою САПР є неприпустимо повільним підходом. Відмовитися від цих витратних процедур і дозволяють ФО.

Розглянемо, наприклад, апаратні схеми розпізнавання патернів, що базуються на використанні асоціативної пам'яті (АП) [4]. Вони складаються з цифрових компараторів, багатовходових схем "І" та конвєсрних схем, призначених для вирішення проблем перевантаження цифрових виходів компонентів ПЛІС та створення схем "І" на велику кількість входів [5]. Щоб швидко оцінити кількість потрібних примітивних елементів ПЛІС достатньо просто підрахувати їх кількість. Завдяки регулярності схем на базі АП нескладно створити вираз, який дозволить подати в аналітичному вигляді функціональну залежність питомої кількості ресурсів від наданого набору патернів. Саме цей вираз власне і називається функцією оцінки.

Але при практичному застосуванні викладеного вище принципу виникає певна складність, яка пов'язана з наступним фактом. Апаратні ресурси, кількість яких потрібно підрахувати, мають різну природу та належать до різних типів. Це можуть бути елементарні компоненти ПЛІС, такі як логічні таблиці (LUT), тригери, вбудована блокова пам'ять тощо. Зовнішня відносно ПЛІС (бортова) пам'ять реконфігуровних прискорювачів, які найчастіше використовуються в якості платформи для побудови технічних систем на базі програмованої логіки [2], також є різновидом ресурсів, витрати яких необхідно враховувати. Для подолання згаданих складнощів пропонується звести всі витрати до певної умовної одиниці, скажімо, умовної логічної таблиці (УЛТ), і всі розрахунки здійснювати у цих одиницях:

$$R = L + \alpha F + \beta B + \gamma M, \quad (1)$$

де R – питома кількість апаратних витрат; L – об'єм ресурсів логіки ПЛІС, які потрібні (кількість логічних таблиць LUT); F – об'єм ресурсів розподіленої пам'яті ПЛІС (кількість тригерів); B – об'єм ресурсів блокової пам'яті ПЛІС (Мбіт); M – об'єм пам'яті бортового ОЗП реконфігуровного обчислювача (Мб); α, β, γ – коефіцієнти приведення ресурсів різного типу до УЛТ.

Звісно, що перелік ресурсів, які використовуються при створенні систем на ПЛІС, в загальному випадку може бути ширше. Перевага спрощеного виразу (1) полягає в тому, що задіяний у ньому перелік ресурсів буде прийнятним для більшості ПЛІС, що зараз є доступними для створення комп'ютерних систем в широкому ціновому діапазоні. З іншого боку, в разі потреби нескладно додати в цю формулу нові доданки та скорегувати розрахунки, що засновані на ній.

Приклад побудови функції оцінки

Використовуючи (1), нескладно знайти ФО для МР, побудованого за різними підходами, в тому числі – для згаданих вище схем на базі АП та цифрових компараторох. Виконавши всі необхідні розрахунки, отримуємо:

$$R = \sum_{j=m_{\min}}^{m_{\max}} \delta_j \left(\Lambda(x) \cdot j + \left\lceil \frac{j-1}{x-1} \right\rceil \right) +, \\ + \alpha \left(8m_{\max} + m_{\min} \left\lceil \frac{\sigma-1}{y-1} \right\rceil + \sum_{j=m_{\min}+1}^{m_{\max}} \left\lceil \frac{\sum_{i=j}^{m_{\max}} \delta_i - 1}{y-1} \right\rceil \right), \quad (2)$$

де m_{\min} – найкоротший патерн в базі даних сигнатур, що розпізнаватимуться; m_{\max} – найдовший патерн; δ_j – функція самоподоби патернів; $\Lambda(x)$ – функція врахування кількості входів LUT для наданої моделі ПЛІС; x – кількість входів LUT; σ – загальна кількість патернів; y – здатність навантаження виходів тригерів ПЛІС; α – коефіцієнт приведення ресурсів типу тригерів до LUT.

Зауважимо, що відсутність у виразі (2) коефіцієнтів β і γ свідчить про той факт, що в схемах на АП ресурси типу пам'яті не використовуються.

Висновки

Запропонований в даному дослідженні метод швидкої оцінки характеристик апаратних компонентів систем сигнатурного аналізу на базі ПЛІС дозволяє швидко оцінювати апаратні витрати складних цифрових схем без необхідності виконання часомісткої процедури їх синтезу засобами САПР.

Список літератури

1. Палагин А.В., Опанасенко В.Н. Реконфигурируемые вычислительные системы: Основы и приложения / К.: «Просвіта», 2006. – 280 с.
2. Гильгурт С.Я. Реконфигурируемые вычислители. Аналитический обзор // Электронное моделирование. – 2013. – Т.35, № 4. – С. 49-72.
3. Hilgurt S.Ya. A Survey on Hardware Solutions for Signature-Based Security Systems // The 1st International Workshop on Information Technologies: Theoretical and Applied Problems (ITTAP-2021): Ternopil, Ukraine, 16 – 18 Nov. 2021. – Ternopil, 2021. – pp. 6-23.
4. Sourdis I., Pnevmatikatos D.N. Fast, large-scale string match for a 10Gbps FPGA-based network Intrusion Detection System // Field-Programmable Logic and Applications, Proceedings. – 2003. – Vol. 2778. – P. 880-889.
5. Sourdis I., Pnevmatikatos D.N., Vassiliadis S. Scalable multigigabit pattern matching for packet inspection // IEEE Transactions on Very Large Scale Integration (VLSI) Systems. – 2008. – Vol. 16, No. 2. – P. 156-166.